

LFW

Docket No.: MUH-12823

I hereby certify that this correspondence is being deposited with the United States Postal Service as First Class Mail in an envelope addressed to the Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on the date indicated below.

By:  Date: March 28, 2005

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applic. No.	: 10/685,064	Confirmation No: 4356
Applicant	: Peter Weitz	
Filed	: October 14, 2003	
Art Unit	: 2823	
Examiner	: Khiem D. Nguyen	
Title	: Method for Writing to the Magnetoresistive Memory Cells of an Integrated Magnetoresistive Semiconductor Memory	
Docket No.	: MUH-12823	
Customer No.	: 24131	
Date of Notice of Allowance:	January 7, 2005	

CLAIM FOR PRIORITY

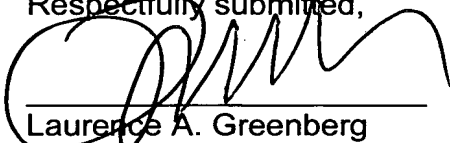
Commissioner for Patents,
P.O. Box 1450, Alexandria, VA 22313-1450

Sir:

Claim is hereby made for a right of priority under Title 35, U.S. Code, Section 119, based upon the German Patent Application 101 18 197.3, filed April 11, 2001.

A certified copy of the above-mentioned foreign patent application is being submitted herewith.

Respectfully submitted,



Laurence A. Greenberg
Reg. No. 29,308

LAURENCE A. GREENBERG
REG. NO. 29,308

Date: March 28, 2005
Lerner and Greenberg, P.A.
Post Office Box 2480
Hollywood, FL 33022-2480
Tel: (954) 925-1100



**Prioritätsbescheinigung über die Einreichung
einer Patentanmeldung**

Aktenzeichen: 101 18 197.3

Anmeldetag: 11. April 2001

Anmelder/Inhaber: Infineon Technologies AG, 81669 München/DE

Bezeichnung: Integrierte magnetoresistive
Halbleiterspeicheranordnung

IPC: H 01 L, G 11 C

**Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ur-
sprünglichen Unterlagen dieser Patentanmeldung.**

München, den 2. März 2005
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag


Dzierzon

**CERTIFIED COPY OF
PRIORITY DOCUMENT**

MÜLLER & HOFFMANN PATENTANWÄLTE

European Patent Attorneys - European Trademark Attorneys

Innere Wiener Strasse 17
D - 81667 München

Anwaltsakte: 10888
Anmelderzeichen: 2000 23471
2000 E 23228 DE

11.04.2001

Ko/as

Infineon Technologies AG
St.-Martin-Str. 53
D-81669 München

Integrierte magnetoresistive Halbleiterspeicheranordnung

Beschreibung

Integrierte magnetoresistive Halbleiterspeicheranordnung

5 Die Erfindung betrifft eine integrierte magnetoresistive Halbleiterspeicheranordnung (MRAM), bei der die MRAM-Speicherzellen jeweils an Kreuzungspunkten von in verschiedenen voneinander separaten Leitungsebenen eingebetteten Auswahl-

10 leitungen liegen, in die jeweils zum Beschreiben jeder MRAM-Speicherzelle und zum Lesen einer darin eingeschriebenen Information ein Lese/Schreibstrom einprägbar ist, sowie ein Verfahren zum Beschreiben magnetoresistiver Speicherzellen einer derartigen integrierten Halbleiterspeicheranordnung.

15 Bei magnetoresistiven Speichern (MRAM) liegt der Speichereffekt im magnetisch veränderbaren elektrischen Widerstand der Speicherzelle. Bei einem heute üblichen MRAM-Zellenkonzept sind die Speicherzellen in eine Matrix aus Auswahlleitungen, die auch Wortleitungen und Bitleitungen genannt werden, und

20 die in unterschiedlichen Leitungsebenen verlaufen, eingebettet.

Die beiliegende Fig. 3 zeigt das bislang übliche matrixförmige MRAM-Zellengrundkonzept. An jedem Kreuzungspunkt der in

25 zwei voneinander separaten Leitungsebenen 1 und 2 verlaufenden Auswahlleitungen 5 und 6 befindet sich eine MRAM-Speicherzelle 10, zum Beispiel eine MTJ-Zelle (MTJ = Magnetic Tunnel Junction). Beim Beschreiben einer bestimmten Speicherzelle 10 werden durch jeweils eine zugehörige Leitung 5

30 und 6 in jeder Leitungsebene 1 und 2 zwei Ströme I_1 , I_2 eingeprägt, die - durch die Überlagerung der resultierenden Magnetfelder dieser beiden Ströme - zu einem Beschreiben der Zelle am Kreuzungspunkt dieser beiden Auswahlleitungen 5 und 6 führt. Die überlagerten Magnetfelder führen zu einer Umma-

35 gnetisierung der Speicherzelle 10, die sich am Kreuzungspunkt der beiden Auswahlleitungen 5 und 6 befindet. Da die

eingepprägten Schreibströme I_1 , I_2 relativ groß sind, bildet sich entlang den Auswahlleitungen 5, 6 ein Spannungsabfall aus. Dies führt dazu, dass über die Zellen 10, die an den Auswahlleitungen liegen, eine Spannung abfällt, die zu unerwünschten Leckströmen I_{1L} und I_{2L} durch diese Zellen führt.

Es ist Aufgabe der Erfindung, eine integrierte magnetoresistive Halbleiterspeicheranordnung sowie ein Verfahren zum Beschreiben von Speicherzellen einer derartigen Halbleiterspeicheranordnung so anzugeben, dass diese Leckströme zumindest reduziert und bevorzugt zu Null gemacht werden können.

Diese Aufgabe wird anspruchsgemäß gelöst.

Die erfindungsgemäß vorgeschlagene integrierte magnetoresistive Halbleiterspeicheranordnung verringert die Leckströme dadurch, dass ein bis zwei zusätzliche Leitungsebenen eingesetzt werden, in der sich die Auswahlleitungen zum Beschreiben des Zellenfeldes befinden. Mit anderen Worten werden die Auswahlleitungen zum Lesen einer Zelleninformation, die einen direkten elektrischen Kontakt zu der Zelle benötigen, elektrisch und räumlich getrennt von den Auswahlleitungen zum Schreiben einer Zelleninformation, bei denen kein direkter elektrischer Kontakt nötig ist.

Gemäß einer Ausführungsform weist die integrierte magnetoresistive Halbleiterspeicheranordnung eine zusätzliche dritte Leitungsebene oberhalb oder unterhalb der ersten und zweiten Leitungsebene auf, die die zum Lesen im direkten Kontakt mit der MRAM-Speicherzelle stehenden Leseauswahlleitungen enthalten. Diese dritte Leitungsebene ist elektrisch von den anderen Leitungsebenen entkoppelt. Da die in der zusätzlichen Leitungsebene laufenden Schreibauswahlleitungen von den anderen Leitungsebenen elektrisch entkoppelt sind, führt der Spannungsabfall entlang der stromdurchflossenen Schreibauswahlleitung nicht zu einem Leckstrom durch das MRAM-Zellen-

feld. Hierdurch wird der insgesamt auftretende Leckstrom der integrierten magnetoresistiven Halbleiterspeicheranordnung in etwa halbiert. Jedoch führt der Spannungsabfall entlang der anderen zum Schreiben benutzten Auswahlleitung weiterhin zu Leckströmen.

Bei einer weiteren erfindungsgemäßen Ausführungsform einer integrierten magnetoresistiven Halbleiterspeicheranordnung sind zwei zusätzliche Leitungsebenen (eine dritte und vierte Leitungsebene) jeweils oberhalb und unterhalb der ersten und zweiten in direktem Kontakt mit den MRAM-Speicherzellen stehenden Leitungsebenen mit den Leseauswahlleitungen angebracht. Durch die elektrische Entkopplung der in den zusätzlichen Leitungsebenen laufenden Schreibauswahlleitungen zu den dazwischenliegenden Zellen, führt der Spannungsabfall entlang der stromdurchflossenen Schreibauswahlleitungen nicht zu Leckströmen durch das Zellenfeld.

Das Besondere dieser Struktur liegt darin, dass die Auswahlleitungen zum Beschreiben des Zellenfeldes von denen zum Lesen elektrisch entkoppelt sind. Das heißt, dass zum Lesen einer Zelleninformation weiterhin die direkt die MRAM-Speicherzellen kontaktierenden Auswahlleitungen genutzt werden. Hierdurch eröffnet sich auch die Möglichkeit Informationen parallel zu schreiben und zu lesen.

Der erfindungsgemäß vorgeschlagenen Struktur einer integrierten magnetoresistiven Halbleiterspeicheranordnung liegt also der Gedanke zugrunde, sich den besonderen Schreibmechanismus von MRAM-Speicherzellen zunutze zu machen, um den Leckstrom durch das Speicherzellenfeld beim Schreiben zu reduzieren, da zum Beschreiben von MRAM-Zellen das Magnetfeld um einen stromdurchflossenen Leiter ausgenutzt wird, und nur zum Lesen einer in einer MRAM-Speicherzelle gespeicherten Information ein elektrischer Kontakt zur Speicherzelle notwendig ist. Je nach Einsatzmöglichkeit kann es vorteilhaft

sein, die Schreibauswahlleitungen in der einen oder in beiden zusätzlichen Leitungsebenen nicht parallel zu den zugehörigen, an die MRAM-Zellen angrenzenden Leseauswahlleitungen zu prozessieren. Ein Winkel von beispielsweise 90° kann die elektrostatische Kopplung zwischen den sonst dicht übereinanderlaufenden Auswahlleitungen reduzieren. Andere Winkel als 90° können zu resultierenden Magnetfeldern führen, die eventuell eine günstigere räumliche Orientierung haben.

Ein die oben vorgeschlagene erfindungsgemäße Struktur einer integrierten magnetoresistiven Halbleiterspeicheranordnung nutzendes Verfahren zum Beschreiben einer magnetoresistiven Speicherzelle kann zusätzlich zu einem durch eine jeweilige Schreibauswahlleitung in der einen oder in beiden zusätzlichen Leitungsebenen eingeprägten Hauptschreibstrom durch die an den MRAM-Speicherzellen angrenzenden (Lese-)Auswahlleitungen einen kleinen Zusatzschreibstrom einprägen, der jeweils in derselben Richtung wie der Hauptstrom fließen muss.

Dabei kann vorteilhafterweise die Stromstärke des kleinen Zusatzschreibstroms so gewählt sein, dass der maximale Spannungsabfall entlang der an die MRAM-Speicherzelle angrenzenden Auswahlleitung im Bereich hohen Widerstandes der Strom-Spannungskennlinie der MRAM-Speicherzelle liegt. Diese

Strom-Spannungskennlinie durch eine MRAM-Speicherzelle ist nichtlinear und ähnelt einer Diodenkennlinie. Das erfindungsgemäße Schreibverfahren schlägt deshalb vor, dass zusätzlich zu dem (Haupt-)Schreibstrom durch die eine oder die beiden zusätzlichen Leitungsebenen ein kleiner (Zusatz-)Schreibstrom in die an die MRAM-Zellen angrenzenden Auswahlleitungen eingeprägt wird. Dabei ist es vorteilhaft, den maximalen Spannungsabfall entlang der an die MRAM-Zellen angrenzenden Auswahlleitung so zu halten, dass man sich in einem Bereich der Kennlinie der Speicherzelle mit hohem Widerstand befindet, so dass ein fließender Leckstrom minimiert wird.

Ausführungsformen der Erfindung werden nachstehend bezogen auf die beiliegende Zeichnung näher erläutert. Die Zeichnungsfiguren zeigen im einzelnen:

5

Fig. 1 schematisch und perspektivisch ein erstes Ausführungsbeispiel einer erfindungsgemäßen integrierten magnetoresistiven Halbleiterspeicheranordnung,

10

Fig. 2 schematisch und perspektivisch ein zweites Ausführungsbeispiel einer erfindungsgemäßen integrierten magnetoresistiven Halbleiterspeicheranordnung, und

15

Fig. 3 schematisch und perspektivisch die bereits besprochene bislang übliche Struktur einer integrierten magnetoresistiven Halbleiterspeicheranordnung.

20

Es ist zu erwähnen, dass in den die beiden grundsätzlichen Ausführungsbeispiele der erfindungsgemäßen integrierten magnetoresistiven Halbleiterspeicheranordnung darstellenden Fig. 1 und 2 für dieselben Elemente wie in Fig. 3 dieselben Bezugszahlen verwendet sind.

25

Fig. 1 zeigt ein erstes Ausführungsbeispiel der erfindungsgemäßen integrierten magnetoresistiven Halbleiterspeicheranordnung. Magnetoresistive Speicherzellen 10 befinden sich an den Kreuzungspunkten unmittelbar zwischen Leseauswahlleitungen 5 und 6, so dass diese mit den magnetoresistiven Speicherzellen elektrischen Kontakt haben. Diese Leseauswahlleitungen 5 und 6 liegen jeweils in einer (oberen) ersten Leitungsebene 1 und in einer (unteren) zweiten Leitungsebene 2, die voneinander elektrisch und räumlich getrennt sind.

30

35

Erfindungsgemäß ist nun oberhalb der ersten Leitungsebene 1 eine dritte Leitungsebene 3 vorgesehen in der räumlich beab-
standet und elektrisch getrennt von den oberen Leseauswahl-
5 leitungen 5 (schräg schraffiert gezeichnete) Schreibauswahl-
leitungen 7 geführt sind. Da in diesem in Fig. 1 gezeigten
ersten Ausführungsbeispiel die in der dritten Leitungsebene
3 laufenden Schreibauswahlleitungen 7 von den Auswahlleitun-
gen 5 in der darunterliegenden ersten Leitungsebene 1 elek-
10 trisch entkoppelt sind, kann der Spannungsabfall entlang der
von einem Schreibstrom I_1 durchflossenen oberen Auswahllei-
tung 7 nicht zu einem Leckstrom durch das Zellenfeld führen.
Dagegen fließt nach wie vor ein Leckstrom I_{2L} , der von einem
Schreibstrom I_2 , der durch die untere Auswahlleitung 6
15 fließt, verursacht wird.

Es ist zu erwähnen, dass die in der dritten Leitungsebene 3
geführten Auswahlleitungen 7 nicht notwendigerweise parallel
zu den darunterliegenden Auswahlleitungen 5 laufen müssen.
20 Statt dessen kann es vorteilhaft sein, wenn die Schreibaus-
wahlleitungen 7 unter einem bestimmten Winkel, zum Beispiel
 90° zu den darunterliegenden Auswahlleitungen 5 laufen. Ein
derartiger Winkel kann die elektrostatische Kopplung zwি-
schen den ansonsten dicht übereinanderlaufenden Auswahllei-
25 tungen-reduzieren. Andere Winkel können zu resultierenden
Magnetfeldern führen, die eventuell eine günstigere räumli-
che Orientierung haben.

Das in Fig. 2 dargestellte zweite Ausführungsbeispiel einer
30 erfindungsgemäßen integrierten magnetoresistiven Halbleiter-
speicheranordnung unterscheidet sich von dem in Fig. 1 dar-
gestellten und oben beschriebenen ersten Ausführungsbeispiel
darin, dass zusätzlich zu den in der dritten Leitungsebene 3
laufenden Schreibauswahlleitungen 7 unterhalb der zweiten
35 Leitungsebene 2 eine vierte Leitungsebene 4 und darin zu-
sätzliche Schreibauswahlleitungen 8 geführt sind, die gemäß

dem dargestellten Beispiel parallel zu den (unteren) Leseauswahlleitungen 6 laufen. Durch diese Maßnahme lässt sich der in Fig. 1 noch verbleibende Leckstrom auf Null reduzieren. Es ist zu erwähnen, dass auch in Fig. 2 die (oberste) dritte Leitungsebene 3 und die (unterste) vierte Leitungsebene 4, von der eingebetteten Struktur, die einem in Fig. 3 gezeigten üblichen MRAM-Zellenfeld entspricht, elektrisch entkoppelt sind. Zum Beschreiben einer MRAM-Speicherzelle 10 wird jeweils ein Schreibstrom I1 einer der oberen Schreibauswahlleitungen 7 und ein Schreibstrom I2 einer der unteren Schreibauswahlleitungen 8 eingeprägt. Durch die elektrische Entkopplung dieser Leiter zu den dazwischenliegenden Zellen führt der Spannungsabfall entlang der stromdurchflossenen Schreibauswahlleitungen 7 und 8 nicht zu einem Leckstrom durch das Zellenfeld. Somit sind gemäß dem in Fig. 2 gezeigten Ausführungsbeispiel alle zum Beschreiben des Zellenfeldes dienenden Auswahlleitungen 7 und 8 von den Leseauswahlleitungen 5 und 6 elektrisch entkoppelt. Dabei werden zum Lesen einer Zelleninformation weiterhin die direkt die MRAM-Zellen kontaktierenden Leseauswahlleitungen 5 und 6 genutzt. Hierdurch ist ein paralleles Schreiben und Lesen von Informationen ermöglicht.

Auch bei dem in Fig. 2 gezeigten Ausführungsbeispiel ist es nicht notwendig, dass die Schreibauswahlleitungen 7 und die unteren Schreibauswahlleitungen 8 jeweils parallel zu den unmittelbar darunter und darüber liegenden Leseauswahlleitungen 5 und 6 geführt sind. Ein bestimmter Winkel der von 0° abweicht, zum Beispiel 90° , kann vorteilhaft sein.

Die Strom-Spannungs-Kennlinie durch eine MRAM-Speicherzelle (z.B. MTJ-Speicherzelle) ist sehr nichtlinear und ähnelt der Kennlinie einer Diode. Diese Eigenschaft macht sich ein erfindungsgemäß vorgeschlagenes Verfahren zum Beschreiben einer MRAM-Speicherzelle zunutze. Dieses Verfahren prägt zusätzlich zu einem in eine jeweilige Schreibauswahlleitung 7

oder 8 in der dritten oder vierten Leitungsebene 3 oder 4
eingepprägten (Haupt-)Schreibstrom einen kleinen Zusatz-
schreibstrom in die jeweils an die MRAM-Speicherzelle an-
grenzenden Auswahlleitungen 5 und 6 ein. Dieser Zusatz-
5 schreibstrom muss in derselben Richtung fließen, wie der ge-
nannte Hauptschreibstrom. Vorteilhafterweise kann dann die
Stromstärke dieses kleinen Zusatzschreibstroms so gewählt
werden, dass der sich entlang der an die MRAM-Zellen angren-
zenden Auswahlleitung einstellende maximale Spannungsabfall
10 in einem Bereich der Strom-Spannungskennlinie der MRAM-Spei-
cherzelle mit hohem Widerstand befindet, das heißt, dass
dann der Leckstrom verschwindend klein wird.

Patentansprüche

1. Integrierte magnetoresistive Halbleiterspeicheranordnung (MRAM), bei der die MRAM-Speicherzellen (10) jeweils an
5 Kreuzungspunkten von in verschiedenen voneinander separaten Leitungsebenen (1, 2) eingebetteten Auswahlleitungen (5, 6) liegen, in die jeweils zum Beschreiben jeder MRAM-Speicherzelle (10) und zum Lesen einer darin eingeschriebenen Information ein Lese/Schreibstrom einprägar ist,
10 d a d u r c h g e k e n n z e i c h n e t ,
dass die Auswahlleitungen (5, 6), die zum Lesen einer Zelleninformation dienen, jeweils in in direktem Kontakt mit den Speicherzellen (10) stehenden separaten ersten und zweiten Leitungsebenen (1, 2) liegen und dass minde-
15 stens eine dritte von der ersten und zweiten Leitungsebene (1, 2) räumlich und elektrisch getrennte Leitungsebene (3, 4) vorgesehen ist, die mit Schreibauswahlleitungen (7, 8) zum Schreiben einer Zelleninformation belegt ist.
- 20 2. Integrierte magnetoresistive Halbleiterspeicheranordnung, d a d u r c h g e k e n n z e i c h n e t ,
dass die dritte Leitungsebene (3, 4) oberhalb der ersten Leitungsebene (1) oder unterhalb der zweiten Leitungsebene (2) liegt.
- 25 3. Integrierte magnetoresistive Halbleiterspeicheranordnung nach Anspruch 1 oder 2, d a d u r c h g e k e n n z e i c h n e t ,
dass eine zusätzliche vierte von der ersten, zweiten und
30 dritten Leitungsebene beabstandete und elektrisch getrennte Leitungsebene (4) vorgesehen und mit Schreibauswahlleitungen (8) belegt ist.
- 35 4. Integrierte magnetoresistive Halbleiterspeicheranordnung nach einem der vorangehenden Ansprüche, d a d u r c h g e k e n n z e i c h n e t ,

dass die Schreibauswahlleitungen (7, 8) der dritten und/oder vierten Leitungsebene (3, 4) jeweils parallel zu den Auswahlleitungen (5, 6) in der unmittelbar benachbarten Leitungsebene laufen.

5

5. Integrierte magnetoresistive Halbleiterspeicheranordnung nach einem der Ansprüche 1 bis 3,

d a d u r c h g e k e n n z e i c h n e t ,

dass die Schreibauswahlleitungen (7, 8) in der dritten und/oder vierten Leitungsebene (3, 4) jeweils in einem bestimmten Winkel zu den Auswahlleitungen in der unmittelbar benachbarten Leitungsebene laufen.

10

6. Verfahren zum Beschreiben magnetoresistiver Speicherzellen (10) einer integrierten magnetoresistiven Halbleiterspeicheranordnung nach einem der vorangehenden Ansprüche, d a d u r c h g e k e n n z e i c h n e t ,

dass zusätzlich zu einem durch eine jeweilige Schreibauswahlleitung (7, 8) in der dritten und/oder vierten Leitungsebene (3, 4) fließenden Hauptschreibstrom ein kleiner Zusatzschreibstrom jeweils in derselben Richtung wie der zugeordnete Hauptstrom in die benachbarte an die MRAM-Speicherzelle (10) angrenzende Auswahlleitung (5, 6) eingeprägt wird.

20

25

7. Verfahren nach Anspruch 6,

d a d u r c h g e k e n n z e i c h n e t ,

die Stromstärke des kleinen Zusatzschreibstroms so gewählt wird, dass sich ein maximaler Spannungsabfall entlang der an die MRAM-Speicherzelle (10) angrenzenden Auswahlleitung (5, 6) einstellt, der in der Strom-Spannungskennlinie der MRAM-Speicherzelle (10) im Bereich hohen Widerstandes liegt.

30

Zusammenfassung

Integrierte magnetoresistive Halbleiterspeicheranordnung

- 5 Integrierte magnetoresistive Halbleiterspeicheranordnung (MRAM), bei der die MRAM-Speicherzellen (10) jeweils an Kreuzungspunkten von in verschiedenen voneinander separaten Leitungsebenen (1, 2) eingebetteten Auswahlleitungen (5, 6) liegen, in die jeweils zum Beschreiben jeder MRAM-
- 10 Speicherzelle (10) und zum Lesen einer darin eingeschriebenen Information ein Lese/Schreibstrom einprägbare ist, wobei diese magnetoresistive Halbleiterspeicheranordnung dadurch gekennzeichnet ist, dass Auswahlleitungen (5, 6), die zum Lesen einer Zelleninformation dienen, jeweils in in direktem
- 15 Kontakt mit den Speicherzellen (10) stehenden separaten ersten und zweiten Leitungsebenen (1, 2) liegen und dass mindestens eine dritte von der ersten und zweiten Leitungsebene räumlich und elektrisch getrennte Leitungsebene (3, 4) vorgesehen ist, die mit Schreibauswahlleitungen (7, 8) zum
- 20 Schreiben einer Zelleninformation belegt ist.

(Fig. 2)

Bezugszeichenliste

1, 2, 3, 4	erste bis vierte Leitungsebene
5, 6	Leseauswahlleitungen
7, 8	zusätzliche Schreibauswahlleitungen
10	magnetoresistive Speicherzelle
I1, I2	Schreibströme
I1L, I2L	Leckströme

Figur für die Zusammenfassung

Fig. 2

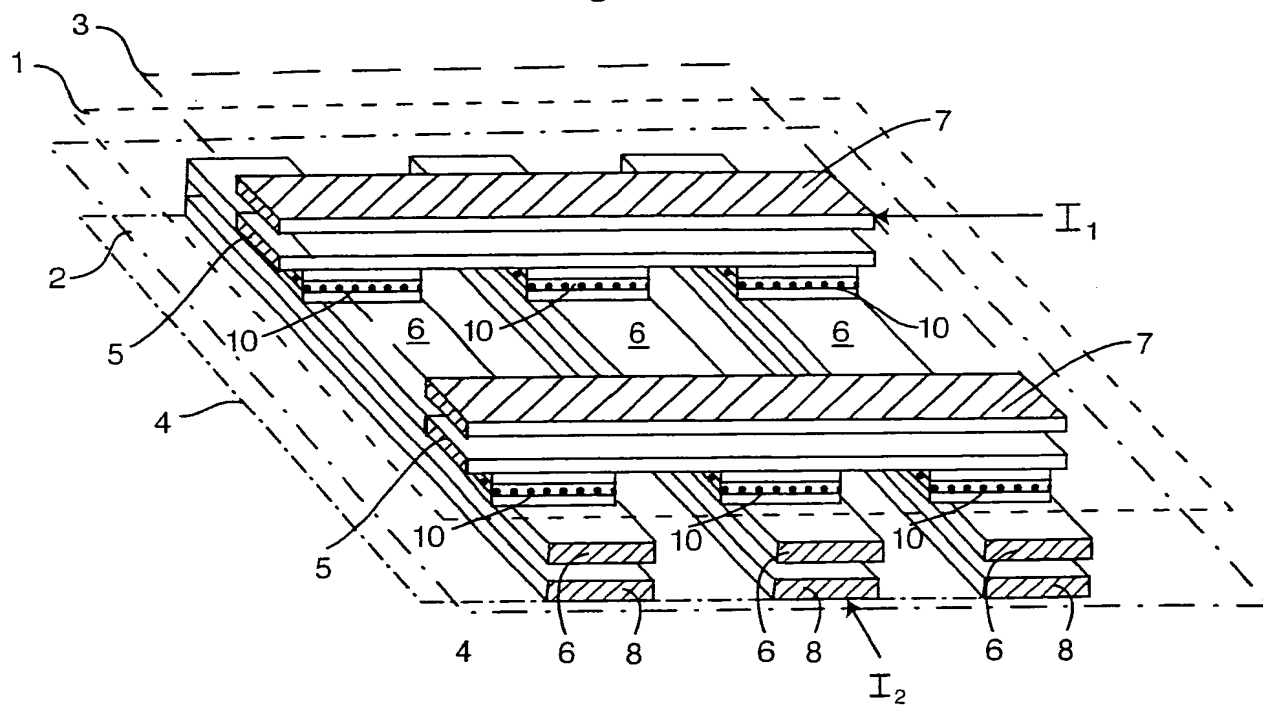


Fig. 1

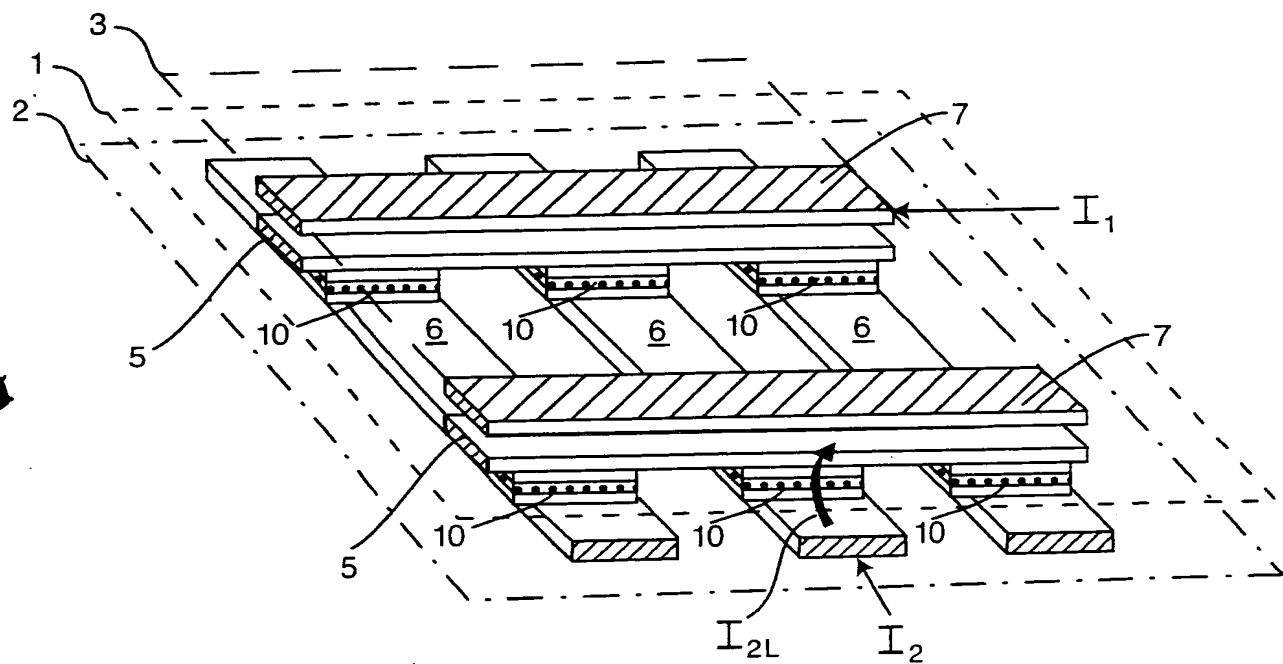


Fig. 2

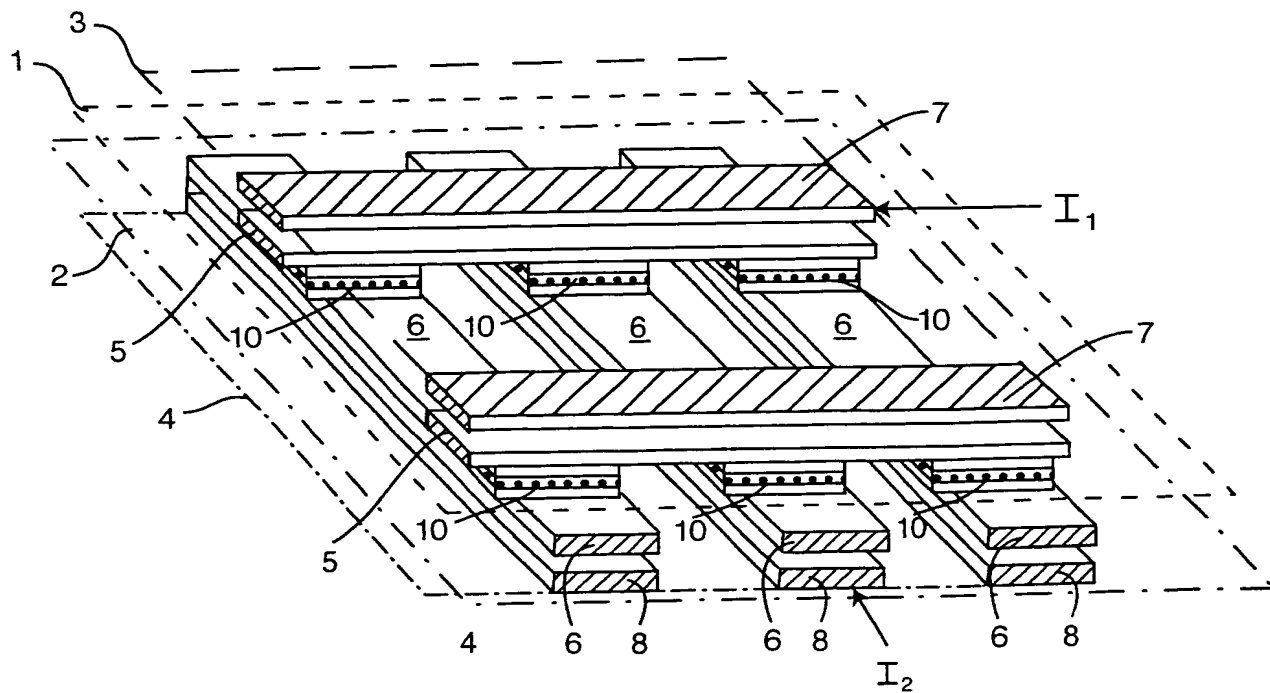


Fig. 3

